

ECN3030 / 3031 / 3035 / 3036 アプリケーションノート

1. 概要

ECN3030シリーズ (ECN3030 / 3031 / 3035 / 3036) は、MOS (Metal Oxide Semiconductor Field Effect Transistor) , IGBT (Insulated Gate Bipolar Transistor)等の三相ブリッジ駆動用ICです。

特に、AC100V系 (ECN3030 / 3031) およびAC200V系 (ECN3035 / 3036) の三相DCブラシレスモータの可変速制御用に最適です。

ECN3030 / 3031 / 3035 / 3036 は、AC100V / 200V系の他に、Vref値が異なります。詳しくは、2. (4) RS端子を参照して下さい。

図1に回路ブロックを示します。

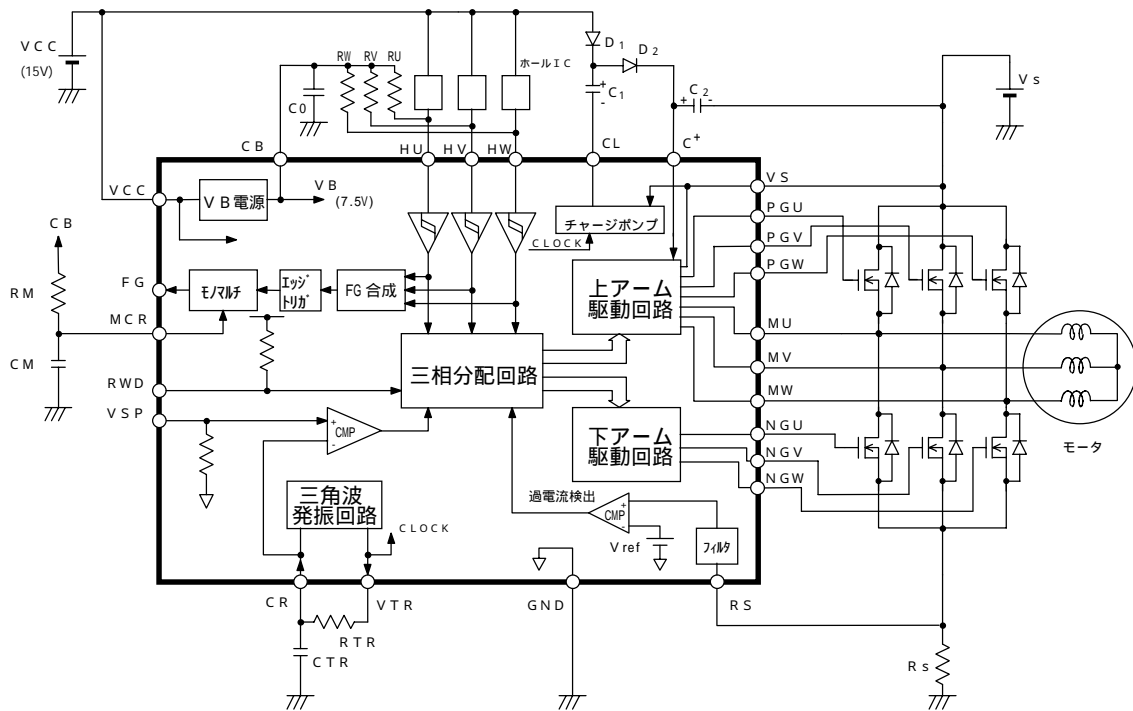


図1 . 回路ブロック

2. 端子機能及び等価回路

(1) HU, HV, HW端子

- ・三相ブリッジの出力素子を制御する入力端子です。図2に等価回路を示します。入力電圧は、5V CMOSまたはTTLコンパチとなっています。また、それぞれの入力には、typ. 200k のプルアップ抵抗を内蔵しています。
- ・入力端子はインピーダンスが高いため、ノイズの影響を受け可能性があります。ノイズが観測される場合にはCB端子との間にプルアップ抵抗5.6kの接続、または入力端子に近接して500pF程度のセラミックコンデンサの設置、または両者の設置を推奨いたします。

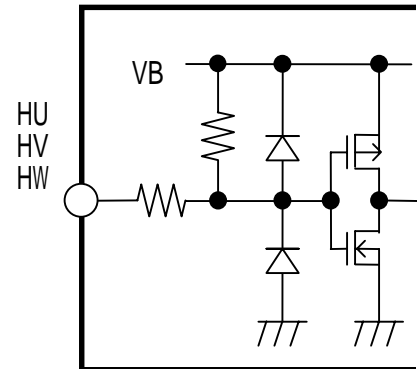


図2 .HU, HV, HW 端子の等価回路

(2) VSP端子

- ・モータの回転数をコントロールする速度指令入力端子です。図3に等価回路を示します。CR端子の三角波とVSPに入力されるアナログ信号を比較し、PWM信号を生成します。PWMデューティは三角波振幅レベルの下限値VSAWLから上限値VSAWHの間でリニアに変化し、VSAWL以下で0%、VSAWH以上で100%となります。PWM動作は下アームで行います。
- ・入力端子には、入力抵抗typ. 300 とプルダウン抵抗typ. 200k が内蔵されています。
- ・VSP端子の入力電圧をVB以上にする場合の注意
VSPの入力電圧をVB電源出力電圧以上にするとIC内部に電流が流れ込みます。VB電源出力電圧以上を入力する場合は、VSP信号とVSP端子間に外部抵抗Rを挿入しIC内部への流れ込み電流を1mA以下として下さい。
外部抵抗Rを決定する参考式を次に示します。

$$\frac{(VSP - VB - VF_{diode})}{(R + 300)} = 1 \text{ mA}$$

$$VF_{diode} = 0.5 \text{ V (高温時)}$$

$$300 \text{ ; 内蔵抵抗}$$

外部抵抗Rを接続した場合、コンパレータの入力電圧はRと内部抵抗の分割となり、VSP電圧値とコンパレータ入力電圧値に差が出る事になります。

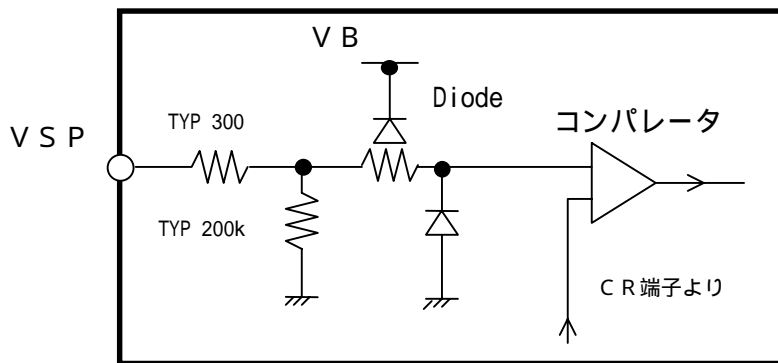


図3 . V S P 端子の等価回路

(3) CR, VTR 端子

- この2端子に抵抗とコンデンサを接続することで三角波の発振周波数を決定します。周波数はおおむね次の式で決まります。

$$f_{PWM} = -1 / (2 \cdot C \cdot R \cdot \ln(1 - 3.5 / 5.5))$$

$$= 0.494 / (C \cdot R) \quad (\text{Hz})$$

- CR, VTR 端子の等価回路を図4に示します。
- 発振周波数の誤差要因

VTR 端子の内部抵抗（仕様書記載；VTR 端子出力抵抗）が外付け抵抗に加算されます。また、回路基板に存在する浮遊容量が外付け容量に加算されます。

- 三角波振幅レベルのばらつき

VSAWHとVSAWLの電圧は、内蔵VB電源の電圧を3本の抵抗で分圧して発生させています。理論上は次式に従います。

$$VSAWH = VB \times 5.4 / 7.5$$

$$VSAWL = VB \times 2.1 / 7.5$$

ばらつきの主たる要因は内蔵VB電源の電圧ばらつきです。

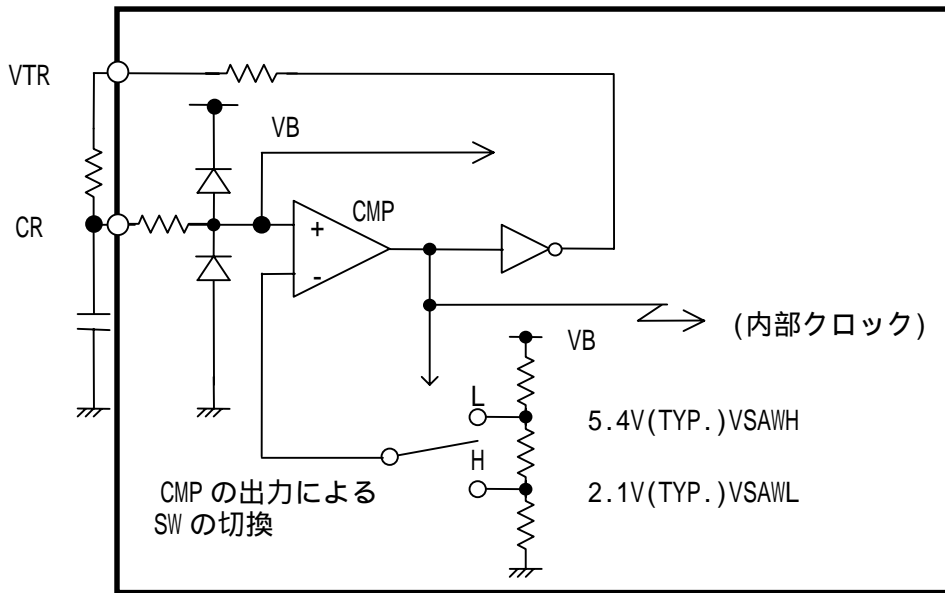


図4 . CR , VTR 端子の等価回路

(4) RS 端子

・過電流検出信号入力端子です。図5に等価回路を示します。RSシャント抵抗は三相ブリッジ回路の下アームソース側を共通接続した所とGNDとの間に接続します。そのRSシャント抵抗の端子電圧をRS端子に入力することより過電流状態を検出します。RS端子電圧がIC内部の電流制限用基準電圧Vrefを越えると、下アームの出力をオフします。過電流検出後のリセット動作は、内部クロック信号の1周期毎に行います。制限電流値Ioは、 $I_o = V_{ref} / R_s$ (R_s は外付け抵抗)で求められます。RS端子内部には、約1 μ sのフィルタを内蔵しています(図5参照)。ただし、ノイズによって過電流検出機能が誤動作する場合は、R1, C1による外部フィルタを追加して下さい。ただしフィルタ時定数をあまり大きく選びますと、過電流検出信号の検出遅れが生じますからご注意下さい。

ECN3030/36 ; $V_{ref} = 0.5V$ typ.

ECN3031 ; $V_{ref} = 1.23V$ typ.

ECN3035 ; $V_{ref} = 1.25V$ typ.

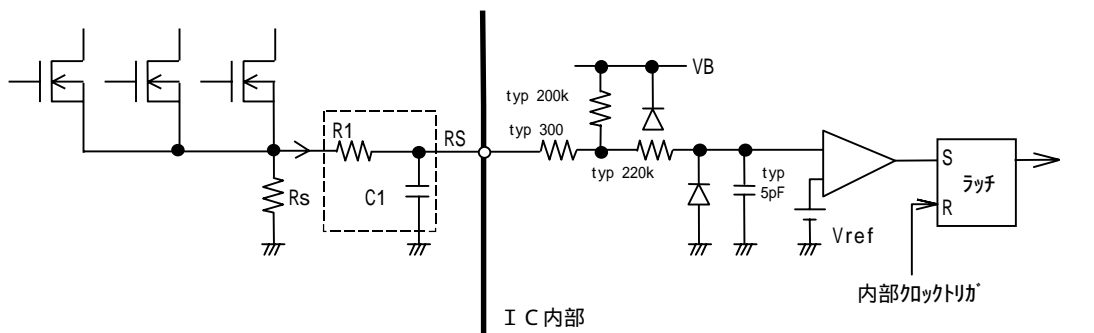


図5 . RS 端子の等価回路

(5) FG端子

- ・FG端子でモータの回転数をモニタできます。
- ・FG端子の等価回路を図6に示します。
- ・FG出力は、ホール信号HU, HV, HWの3相合成波形の立ち上がりエッジに同期して、ワンショットのパルスを出力します。同パルス幅 M は、MCR端子に接続されるRCの時定数より決定されます。FG出力パルス幅はおおむね次式で決まります。

$$M = - (C \times R \times \ln(1 - V_B \times 2 / 3 / V_B))$$

$$= 1.1 \times C \times R \quad (\text{s})$$

但し、Mは10μs以上として下さい。

ワンショットのパルスは、モノマルチ回路により形成されます。

本モノマルチ回路は、パルス発生中にトリガが入力される状態になると出力を”H”に保つ、リトリガ機能がついています。図7にタイムチャートを示します。

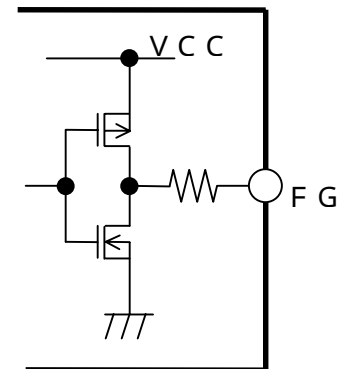


図6.FG端子の等価回路

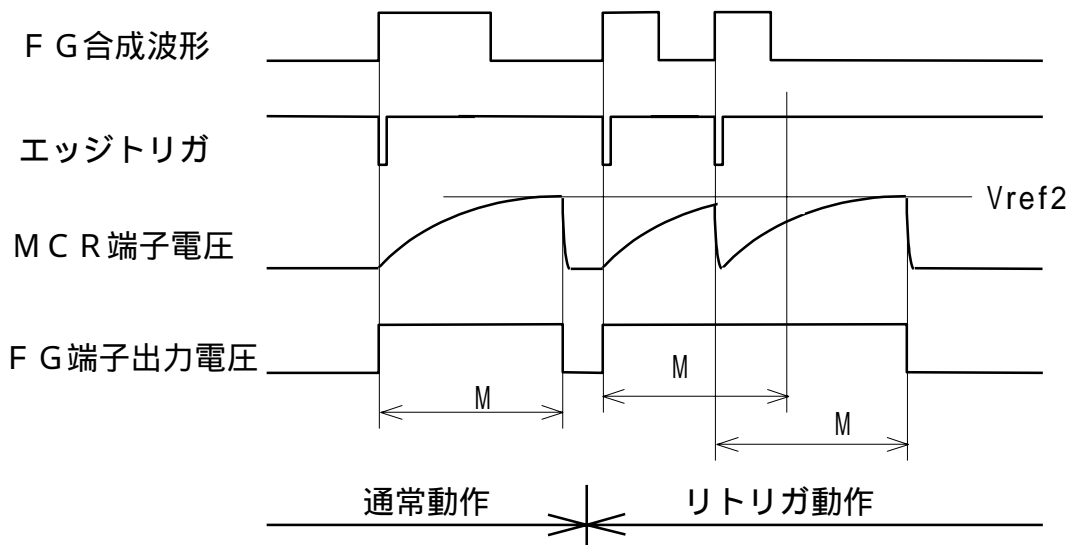


図7.タイムチャート

(6) RWD端子

- ・RWD端子を”H”または”L”にすることで回転方向がU V W方向、U W V方向のモータを外部回路を付加することなく制御することができます。(入力等価回路は、HU, HV, HWに同じです。)

RWD入力とモータの回転方向

RWD入力	回転方向
H	U V W
L	U W V

ただし、運転中の正逆切替は三相ブリッジ回路の上下アーム短絡を起こしパワー素子が破壊する場合があります。これを防止するには、切り替え前後にVSP入力を一旦”L”にすることが必要です。なお、切替時にはVS電源が上昇するので過電圧とならないよう注意して下さい。

(7) PGU, PGV, PGW端子

三相ブリッジ回路上アーム素子のゲートを制御する出力端子です。図8に等価回路を示します。

(8) MU, MV, MW

三相ブリッジ回路各相の midpoint とモータの巻線に接続する出力端子です。図8に等価回路を示します。

(9) NGU, NGV, NGW端子

三相ブリッジ回路下アーム素子のゲートを制御する出力端子です。図9に等価回路を示します。

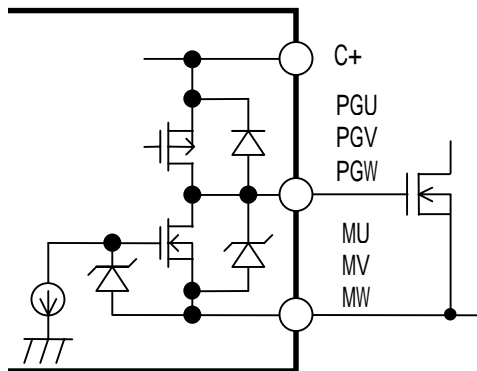


図8 .PGU,PGV,PGW,MU,MV,MW 端子
の等価回路

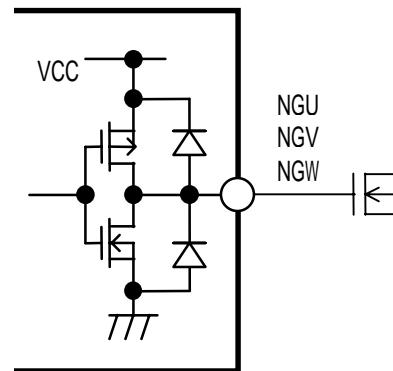


図9 .NGU,NGV,NGW 端子の等価回路

(10) VCC端子

- ・上アーム、下アーム駆動回路、チャージポンプ回路等に用いられる高圧素子 (IGBT, 高圧CMOS) を駆動する電源端子です。また、内部VB電源を生成します。
- ・VCCの電源容量は、スタンバイ電流 I_{CC} にCB端子から取り出す電流を加算し、マージンを見て設定して下さい。
- ・本ICはVCC不足電圧検出回路 (LVSD) を内蔵しております。VCC電圧が低下しLVSDON (11.5V typ.) 以下になると、上下アームIGBTがオールオフ状態となります。再びVCCが上昇すると、LVSDOFF (12.0V typ.) 以上で出力オールオフ状態が解除します。

(11) CB端子

- ・内部VB電源の出力端子です。VB電源で、入力、三相分配、FG、RWD、三角波、過電流検出等の回路を駆動します。この内部電源7.5V (typ.) はVCC電源よ

り生成されます。

- ・ C B 端子には、発振防止用コンデンサ C o を接続して下さい。容量は、 $0.22 \mu F \pm 20\%$ を推奨します。
- ・ C B 端子に外部回路等を接続する際、電源の安定化を目的としてコンデンサを追加する場合は、数 μF 程度にとどめて下さい。C o が大きいと電源シーケンス等の過渡時において、I C 内部 V B 電源の動作に遅延が生じ、I C 出力が誤動作する場合があります。やむを得ず大きなコンデンサを追加する場合は、V B 電源が十分安定した後で入力を与えるようにして下さい。
- ・ V B 出力電流は、I B 規格 25 mA を越えないようにして下さい。V B 出力電流が大きいと、電源シーケンス等における V C C の立ち上がり立ち下がりにおいて、V C C と内部 V B 電源に差が生じ、内部ロジック回路の誤動作が発生する場合があります。V B 出力電流が大きくなる場合は、V B 電源が十分安定している状態で入力をコントロールするようにして下さい。

(1 2) V S 端子

上アーム駆動回路、チャージポンプ回路の電源端子です。

(1 3) C + , C L 端子

- ・ チャージポンプ回路用端子です。一般に三相ブリッジ回路では、出力が N チャンネル型デバイスのトータムポール構成となっています。従って、上アームデバイスのオン状態を保つためには、V S 電源より高い上アーム駆動電源が必要となります。本 I C ではチャージポンプ回路で上アーム駆動電源を生成しますので、専用の電源は必要有りません。
- ・ C + は上アーム駆動電源を供給する端子で、およそ $(V S + V C C)$ の電圧となります。
- ・ C L は V C C の電位を C + に接続するコンデンサに汲み上げる動作を行います。
C L 端子電圧の振幅は、およそ 0 V から V s です。
- ・ チャージポンプ回路は内部クロック（周波数は三角波発振回路で設定）によって動作します。図 10 で簡単に動作を説明します。S W 1 , S W 2 は内部クロックに同期して交互に O N / O F F 動作を繰り返します。C L 電位が 0 V の時 (S W 1 : O F F , S W 2 : O N)、V c c から D 1 を通って、C 1 コンデンサに電荷を蓄えます（経路 ）。次に S W 1 : O N、S W 2 : O F F により、C L 電位が V s 電位に持ち上がることによって、C 1 コンデンサに蓄えられた電荷は、D 2 を通って C 2 コンデンサに汲み上げられます（経路 ）。この動作を内部クロック周波数で繰り返し、C 2 コンデンサに電荷を充電させて上アーム電源を生成します。この上アーム電源 (C 2) から C + 端子を介して、上アーム駆動回路に電力が供給されます（経路 ）。
なお、C L 端子の出力電圧は dV/dt が大きいと、低圧系回路（特に、PWM 回路、モノマルチ回路等）との配線間に容量結合があると、低圧系回路にノイズが乗る場合があ

ります。

その対策としては、配線間の距離を空けて容量結合を抑える方法、あるいは、低圧系回路にノイズ吸収用コンデンサを入れる方法等が効果的です。

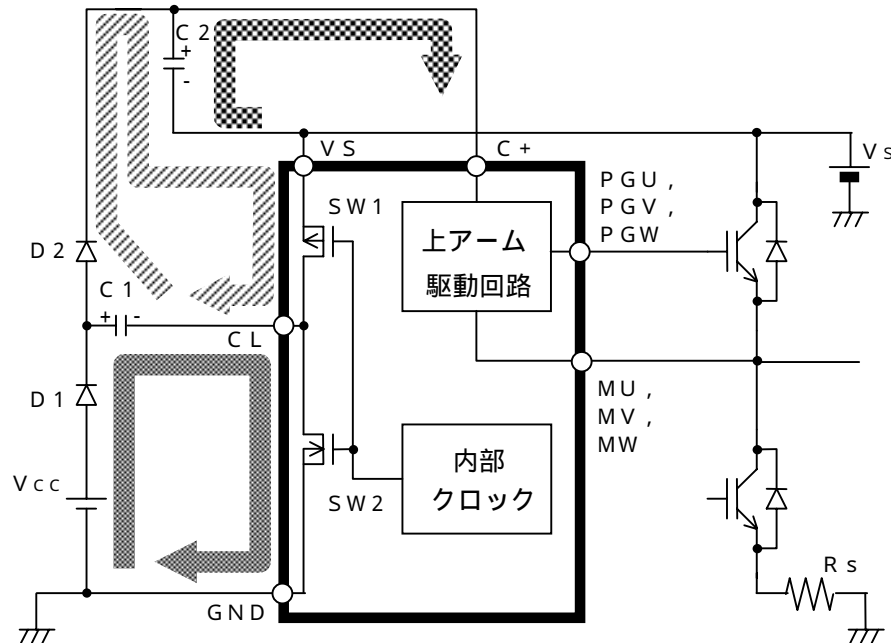


図 10 . チャージポンプ等価回路

・ D 1 , D 2 の設定

ダイオードの仕様は表 1 に示す、弊社高速ダイオードまたは相当品を推奨いたします。CL 端子電圧の振幅は、およそ 0 V から V_s 電位ですので、高耐圧のダイオードが必要です。

表 1 . アキシャルリードタイプの場合

I C 型 式	弊社高速ダイオード推奨型式		主 な 仕 様
	ガラスモールド	レジンモールド	
ECN3030 / 3031	DFG1C4	DFM1F4	400V, 1A, 100ns
ECN3035 / 3036	DFG1C6	DFM1F6	600V, 1A, 100ns

・ C 1 , C 2 の設定

上アーム素子は、コンデンサに蓄えられた電荷により駆動します。コンデンサ容量は $1.0 \mu F \pm 20\%$ を推奨致します。これ以外のコンデンサをご使用される場合は C + から VS 間の電圧 (VCP) が 1.3 V を下回らないようにして下さい。

なお、コンデンサのストレス電圧は、動作上 VCC 以下となります。これらコンデンサのストレス電圧は、動作上 VCC 以下となります。

(1 4) GND 端子

VCC系、VB電源系のGND端子です。

3 . 使用上の注意

(1) 電源シーケンス

- ・ VS 電源オン、VSP 端子入力信号印加状態において、VCC 電源を立ち上げた場合三相ブリッジ回路の上下アーム短絡が発生する場合があります。

電源の投入順は、VCC, VS, VSP として下さい。遮断順は VSP, VS, VCC として下さい。

- ・ VSP が VSAWL 以下の場合は電源シーケンスフリーです。

(2) サージ耐量の確保

- ・ VS 端子およびVCC 端子に最大定格を超えるサージ電圧が印加されると、IC が破壊する場合があります。サージによる破壊が起きた場合、次の対策が有効です。

- 1) 端子に近接してツェナーダイオード等のサージ吸収素子を配置して下さい。
- 2) 端子に近接してパスコンデンサを設けて下さい。容量が大きいほど有効ですが、少なくとも $0.1 \mu\text{F}$ 以上のセラミックコンデンサ等を使用して下さい。

(3) 上アームパワー素子の貫通電流について

- ・ 下アームパワー素子オン時に発生するMU 端子の電圧立ち下がり dV/dt によって上アームゲートソース間の電圧が跳ね上がる場合があります。この時上アームがオン動作を起こし、電流が貫通する場合があります。この貫通電流は、 dV/dt の大きさに比例して増加します。

- ・ この現象によるゲート電圧の跳ね上がる大きさ (V_{g_peak}) は、上アームパワー素子の C_{gd} 容量とゲートソース間のインピーダンス (IC の PG* - M* 間オン抵抗 R_{gs} とパワー素子の C_{gs} で構成) の比と dV/dt の関係から決まります。図 1 1 を参照下さい。これより、貫通電流を抑制させるには、下記の 2 つの方法があります。

- 1) 出力端子のマイナス dV/dt を抑える。
- 2) 上アームパワー素子の C_{gs} を大きくする。
(ゲートソース間にコンデンサを入れる。)

- ・ マイナス dV/dt を抑制する方法としては、下アームパワー素子のオンスイッチング時間を遅くするため、ゲート抵抗 R_g を大きくする方法 (図 1 4 内の (3) 項参照) がありま

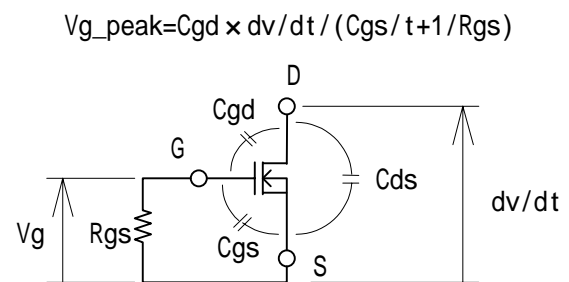


図 1 1 . ゲート電圧のはね上がり原理の説明図

す。あるいは、パワー素子のソースドレイン間にスナバコンデンサを入れる方法等があります。

図 1 2 に、下アームゲート抵抗 R_g と dv/dt 及び貫通電流（ピーク電流）の関係例を示します。日立パワー MOS "2SK1400" (7A/350V) を負荷とした例です。1600V/ μ s 以上で貫通電流が増加し初め、5000V/ μ s では 30A もの貫通を生じます。同図に、下アームパワー素子ゲートに抵抗 R_g を挿入した際の、 R_g と dv/dt の関係曲線を示します。 R_g が大きいほど dv/dt が小さくなり、また貫通電流も小さくなることがわかります。

但し、ゲート抵抗を入れる方法は、パワー素子のスイッチングロスを増大させることとなりますので、前述した方法も含め複合的に対処する必要があります。

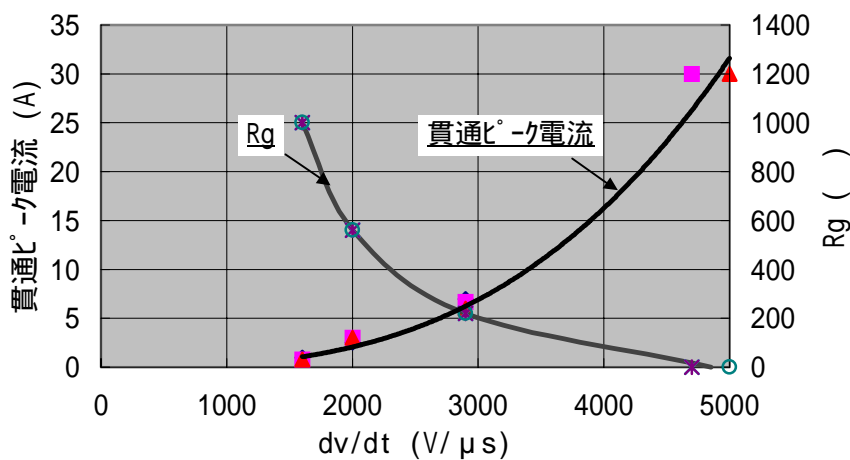


図 1 2 . dv/dt と貫通電流および R_g の関係

(4) 上アームパワー素子の誤オンについて

- ・下アームパワー素子オン時に MU 端子電圧が振動すると、上アームパワー素子が誤オンする場合があります。この電圧振動は、特に上下のパワー素子を接続する配線長が長く L 分が存在するような場合に発生しやすくなります。配線は出来るだけ短くなるように御配慮下さい。(図 1 4 内の (4) 項参照)

(5) VSP 端子のノイズによる上アームパワー素子の誤オンについて

- ・回路の配線の状態によっては、下アームパワー素子オン時に発生する dv/dt の影響を受け VSP 端子にこれと同期したノイズが印加される場合があります。この時、出力端子電圧が振動するよう見えるため、上記 (4) 項の様に上アームパワー素子が誤オンする場合があります。
- ・VSP 端子と RS 抵抗のグランド側との間に、0.1 μ F 程度のコンデンサを接続することにより、 dv/dt 発生時のノイズの除去が可能となります。(図 1 4 内の (5) 項参照)

(6) R_s シャント抵抗について

- ・過電流検出レベルを決定するシャント抵抗 R_s およびその配線系において、できるだけインダクタンス成分を生じないようにして下さい。図13を参照下さい。
- ・過電流検出動作時において、このインダクタンス成分 (L_s) と電流の di/dt からシャント抵抗 R_s にマイナスサージ電圧が発生する場合があります。この電圧は、ICの $RS - GND$ 端子間 (V_{a1}) および、MOS/IGBTのゲート容量結合を介して下アーム出力 $NGU, NGV, NGW - GND$ 端子間 (V_{a2}) に印加されます。これにより最悪ICが破壊する恐れがあります。このマイナスサージ電圧 V_{a1} および V_{a2} は $-2V$ を越えないようにして下さい。また、何らかの理由により、出力短絡が発生した場合も同様に、マイナスサージ電圧が発生する場合があります。これは、負荷電流 (モータ負荷) の大きさに依存します。
- ・マイナスサージ電圧の抑制には、下記方法が効果的です。

シャント抵抗 R_s の配線を極力短くする。(図14内の(6) 項参照)

無誘導型のシャント抵抗を使用する。

シャント抵抗と逆並列接続にダイオード D_s を付加し、サージ電圧をクランプする。この場合、ダイオードの接続箇所および容量の選択により効果が異なりますのでご注意下さい。(図14内の(6) 項参照)

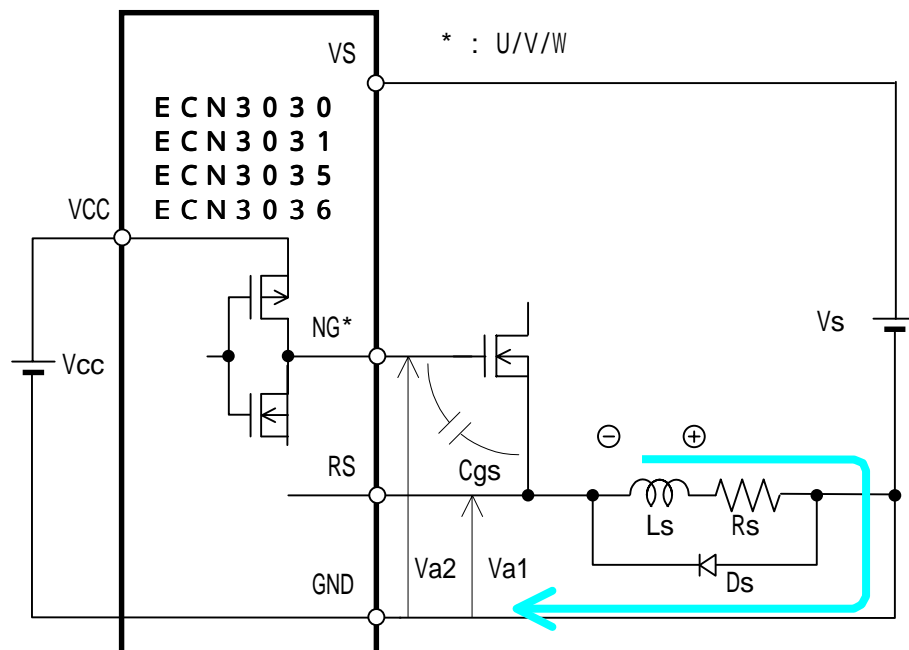


図 13 . シャント抵抗における過電圧の発生

(7) NC 端子配線についての注意

すべてのNC 端子は、IC 内部(チップ)の接続のために使用していません。そのため絶縁耐圧は600Vを越えます。しかし、本ICの動作特性上、寄生容量の一部を構成しています。ピン間の容量値は数十pF程度です。このため、プリント基板設計においてNCピンに配線を接続される場合は、本寄生容量を考慮して設計してください。

(8) ピン間絶縁について

- ・下記ピン間には高電圧が印加されます。

16 - 17, 17 - 18, 18 - 19, 21 - 22, 24 - 25, 27 - 28

- ・ICのピンにコーティング処理又はモールドを施すことを推奨いたします。コーティング樹脂は多種多様で、基板の大きさ、厚さなどの形状、その他部品からの影響などが、半導体デバイスにどのような熱的、機械的ストレスが加えられるか不明な点があります。コーティング樹脂の選択に当たっては、基板メーカーとご相談の上使用頂くようお願いいたします。

(9) その他

その他の内容については、「日立高耐圧IC使用上のご注意」を参照して下さい。

ご注意

- 1 . 本資料に掲載した内容は特性改善の為、予告なく変更することがありますのでご了承ください。ご検討の際は弊社営業所に最新のデータである事をご確認下さい。
- 2 . 製品ご使用の前に個別製品カタログの「安全上のご注意とお願い」をよくお読みのうえ、正しくご使用下さい。
- 3 . 極めて高い信頼性が要求される用途（原子力制御用、航空宇宙用、交通機器、ライフサポート関連の医療機器、燃焼制御機器、各種安全機器など）に使用される場合は、特に高信頼性が確保された半導体デバイスの使用及び使用側でフェイルセーフなどを配慮した安全性確保をして下さい。または当社営業窓口にご照会下さい。
- 4 . 本資料に記載された情報、製品や回路の使用に起因する損害または特許権その他権利の侵害に関しては、株式会社日立製作所は一切その責任を負いません。
- 5 . 絶対最大定格値を越えてご使用された場合の半導体デバイスの故障及び二次的損害につきましては、弊社はその責任を負いません。
- 6 . 本資料によって第三者または株式会社日立製作所の特許権その他権利の一部を許諾するものではありません。
- 7 . 本資料の一部または全部を当社に無断で転載または複製する事を堅くお断り致します。
- 8 . 本資料に記載された製品（技術）を国際的平和および安全の維持の妨げとなる使用目的を有する者に再提供したり、またそのような目的に自ら使用したり第三者に使用させたりしないようにお願いします。なお、輸出などされる場合は外為法の定めるところに従い必要な手続きをおとりください。

製品に対する問い合わせは、ホームページのトップページにある「お問い合わせ先」の最寄りの営業所へどうぞ。

日立パワー半導体ホームページアドレス <http://www.pi.hitachi.co.jp/ps>