

日立パワーデバイス技術情報 PD Room

紅葉も終わりまして季節は秋から冬へと変化しようとしています。
 今月は IGBT デットタイムシリーズ第3弾をお送りいたします。

テーマは

『スイッチング遅延時間へのコレクタ電流、接合温度の影響』です。

1) 遅延時間計算式の簡略化による影響パラメータの検討

PD Room 10号で述べました、設定のデットタイム(TD)に対する実際のデットタイム(TD')を求めた式 $TD' = TD - (t3 + t4) + (t1 + t2) \dots (1)$

を用いてコレクタ電流や接合温度の素子動作条件への影響について考察いたします。

式(1)ではドライバ出力遅延(t1, t3)を加味しましたが、ここではこれらを"0"として考えます。(但し、実際にはドライバ遅延時間の確認が必要です。)

IGBT 出力端子(C,E)でのデットタイム(TD)は

$$TD' = TD + t2 - t4 \dots (2)$$

TD は理論上の設定値を示します。t2, t4 は各々ターンオン、ターンオフ遅延時間であり

$$td\langle on \rangle = -(R_G + Z_{on}) \times C_{ies} \times \ln \left\{ \frac{V_{GP} - V_{th}(on)}{V_{GP} + V_{GN}} \right\} \dots (3)$$

$$td\langle off \rangle = -(R_G + Z_{off}) \times 3C_{ies} \times \ln \left\{ \frac{V_{GN} + V_{th}(off)}{V_{GP} + V_{GN}} \right\} + \frac{Q_{GC}}{I_{Gres}(off)} \dots (4)$$

で求める事が出来ます。(PD Room 11号参照) (2)にこれらを代入しますと

$$TD' = TD + \left[- \left\{ (R_G + Z_{on}) \times C_{ies} \times \ln \left(\frac{V_{GP} - V_{th}(on)}{V_{GP} + V_{GN}} \right) \right\} \right] - \left[- \left\{ (R_G + Z_{off}) \times 3C_{ies} \times \ln \left(\frac{V_{GN} + V_{th}(off)}{V_{GP} + V_{GN}} \right) \right\} + \frac{Q_{GC}}{I_{Gres}(off)} \right] \dots (5)$$

ここで、オフゲート電流 $I_{Gres}(off)$ は

$$I_{Gres}(off) = (V_{GN} + V_{th}(off)) / (R_G + Z_{off}) \dots (6)$$

で求める事が出来ますので(PD Room 11号参照)(5)式に代入しますと

$$TD' = TD + \left[- \left\{ (R_G + Z_{on}) \times C_{ies} \times \ln \left(\frac{V_{GP} - V_{th}(on)}{V_{GP} + V_{GN}} \right) \right\} \right] - \left[- \left\{ (R_G + Z_{off}) \times 3C_{ies} \times \ln \left(\frac{V_{GN} + V_{th}(off)}{V_{GP} + V_{GN}} \right) \right\} + \frac{Q_{GC}(R_G + Z_{off})}{V_{GN} + V_{th}(off)} \right] \dots (7)$$

が求められます。

2) $V_{th(on)}, V_{th(off)}$ の値について

(7)式の中で、コレクタ電流 I_c 、接合温度 T_j の影響を受けるのは、“ $V_{th(on)}$ ”と“ $V_{th(off)}$ ”の2つのゲート電圧であり、コレクタ電流とは図1に示すような関係となります。

図1に示すゲート電圧 v_{ge} は

$$v_{ge} = f_1(I_c) \quad (8)$$

$$v_{ge} = f_2(1/T_j) \quad (9)$$

の関係にあります。

(f_1, f_2 は関数を表す。)

ここで、(7)式での(TD)は低いコレクタ電流の場合や、素子接合温度が高い場合に減少傾向となります。

日立GSシリーズの場合

$$\left. \begin{array}{l} V_{th(on)}=5V \\ V_{th(off)}=5V \end{array} \right\} \begin{array}{l} @I_c \ 0A \\ T_j=125 \end{array}$$

を下限値と考えれば十分であります。

- * 御注意**
- IGBT チップを並列にしてモジュールを構成しているような場合、各 IGBT チップのゲートには抵抗チップが直列接続されています。これらの抵抗は一般的に半導体抵抗で構成されているため、この温度計数はおおよそ 1% / deg と高めになります。従って、モジュール温度が高い場合、式(7)中のRGが等価的に大きくなったようになりデットタイムTDは短くなる場合があります。
 - 極端な狭幅制御を行った場合、例えば狭幅オフ制御ではゲートに印加される電圧がドライバの電源電圧値に達せず、0V 近傍までしか印加されずにターンオンに移行されてしまうことがあります。この様にゲート電圧がドライバの電源電圧値に達しない場合、 $td(on), td(off)$ は式(3)(4)において V_{GN}, V_{GP} をゲートに印加される実値に入れ換えて計算することにより求めることができます。

3) Q_{gc} について

(7)式での Q_{gc} については、図2により定格コレクタ電流毎に各々求めることができます。

以上の様に論理上でのデットタイムは、様々な要因により増減致します。デットタイムは(7)式で得られた値を参考とし、十分余裕をもって設定されることをお勧め致します。

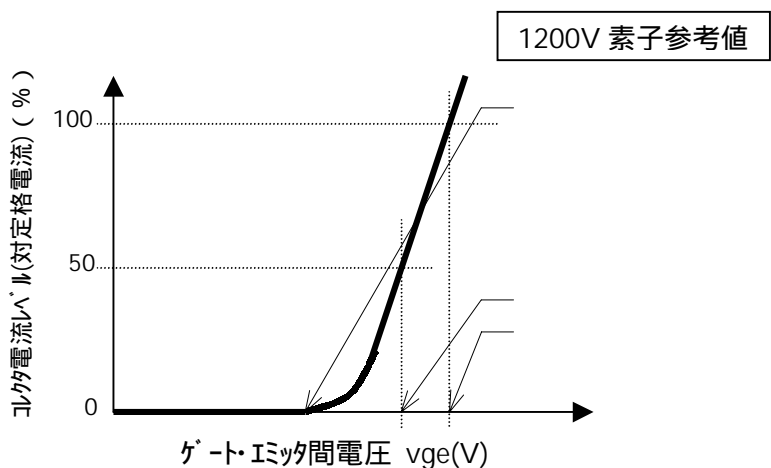


図1 ゲート電圧 - コレクタ電流特性 (日立GSシリーズの例)

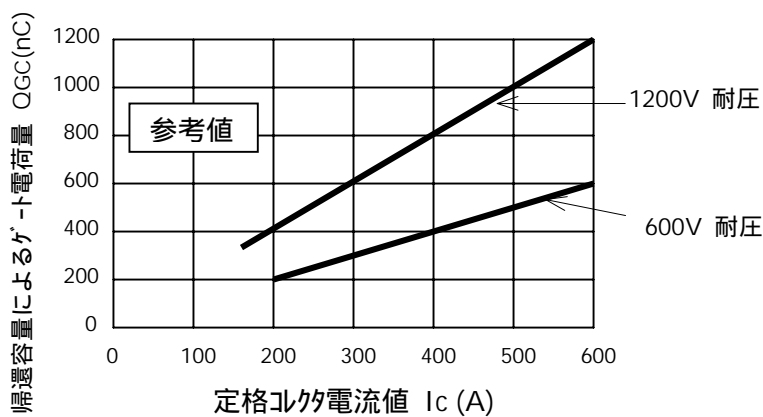


図2 帰還容量充放電ゲート電荷量 Q_{gc} (日立GSシリーズの例)

安全に関する注意

製品ご使用の前に個別製品の「安全上のご注意とお願い」をよくお読みの上、正しくご使用下さい

お願い

本資料に記載された情報・製品や回路の使用に起因する損害または特許権その他権利の侵害に関しては株式会社日立製作所は一切その責任を負いません。本資料によって第三者または株式会社日立製作所の特許権その他権利の一部を許諾するものではありません。本資料の一部または全部を当社に無断で転載または複製することを堅くお断りします。本資料に記載された製品(技術)を国際的平和および安全の維持の妨げとなる使用目的を有する者に再提供したり、またそのような目的に自ら使用したり第三者に使用させたりしないようお願いいたします。なお、輸出などされる場合は外為法の定めるところに従い必要な手続きをおとりください。

代理店