

師走に入りまして寒さも徐々に厳しくなってきました。ご機嫌いかがですか。

PD Room13号はIGBT デットタイムシリーズの最終回をお届けいたします。

今回はデットタイムの検証例について述べます。

### 1) 検証回路構成

図1のハーフブリッジ回路で検証致します。回路動作は、下アーム側のコレクタ電流遮断時の上アームターンオンを想定し、上下ドライバ回路に信号を与えます。

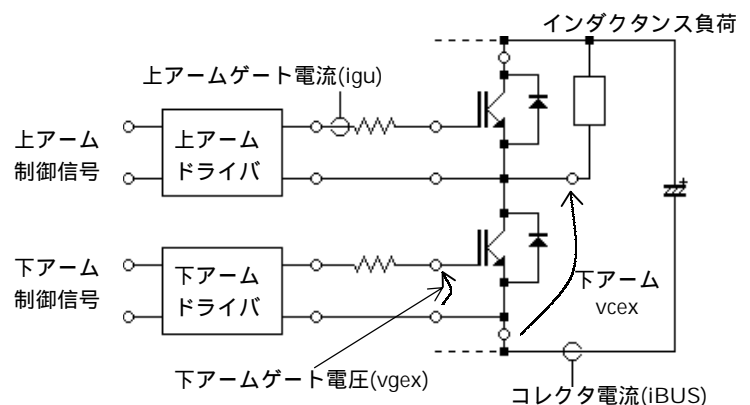


図1 . 検証回路構成 (上下アーム1相構成)

### 2) スwitching波形の観測方法

上下アームの非ラップ確認方法として、幾つかの方法がありますが、特に電位の異なる電圧波形の観測には注意が必要です。

フローテング状態で電圧を観測する手法として、光絶縁ケーブルや差動プローブが有りますが、遅延等の注意が必要です。

ここでは、下アームのゲート電圧を電圧プローブで、上アームのゲート電流を非接触型のCTで観測する方法を紹介致します。(CTは、米国ピアソン社製を推奨します。)

### 3) 上下動作の確認方法

図2は、検証時の波形を示したもので、下アームのオフをゲート電圧が逆バイアスに移行し始める点(ポイントB)とし、上アームのゲート電流のピーク点(ポイントA)との位相関係で、ラップ、非ラップを判断致します。

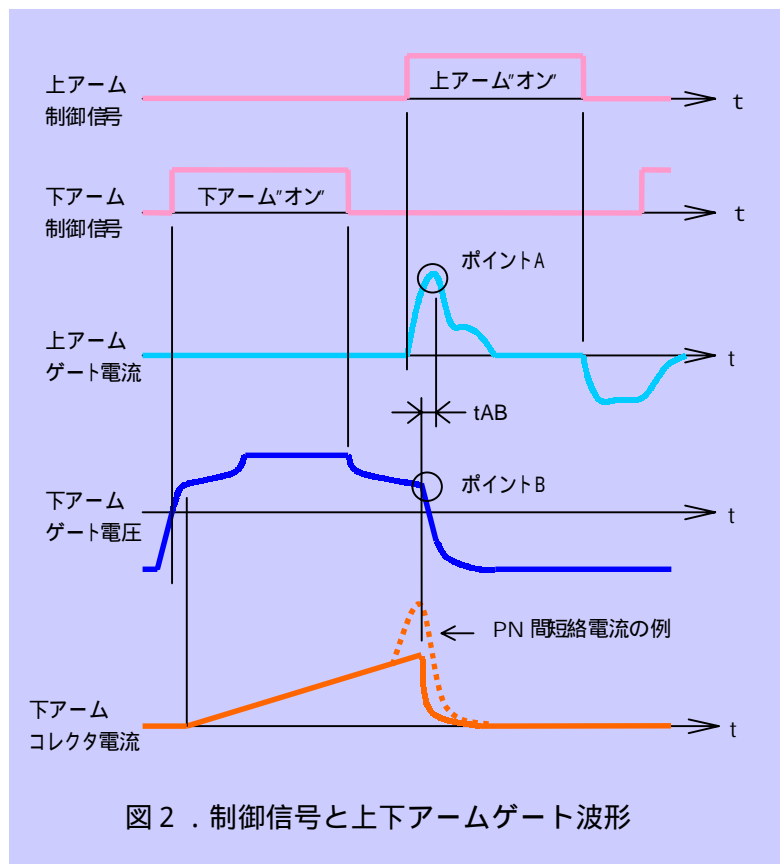


図2 . 制御信号と上下アームゲート波形

ポイント A がポイント B よりも早い時点にあれば、上下アーム短絡の状態が発生していると考えることが出来ます。(図 3(2)参照)

上下アーム短絡が発生すると、コレクタ電流は図 2 破線のようになりスイッチング損失が増大致します。また、この時のゲート電圧波形においては、ポイント B の電圧値が増加して観測されます。(短絡が大きい場合は、ゲート電源電圧値から、逆バイアス電圧へと移行します。)

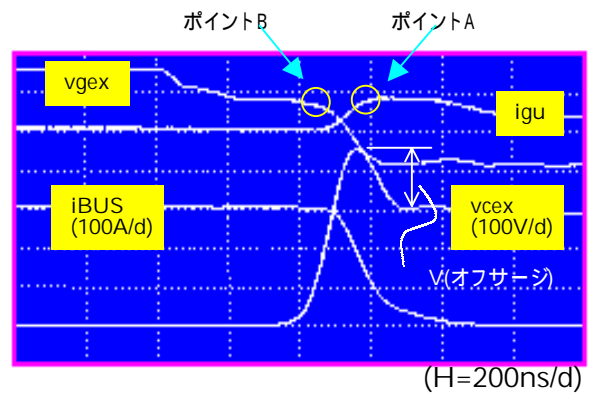
#### 4) 検証実施例

図 1 の回路構成、図 2 での波形観測による検証の例を図 3 に示します。本例は、600V 300A 素子での例で、上アームの制御信号位相を変化させて観測したものです。

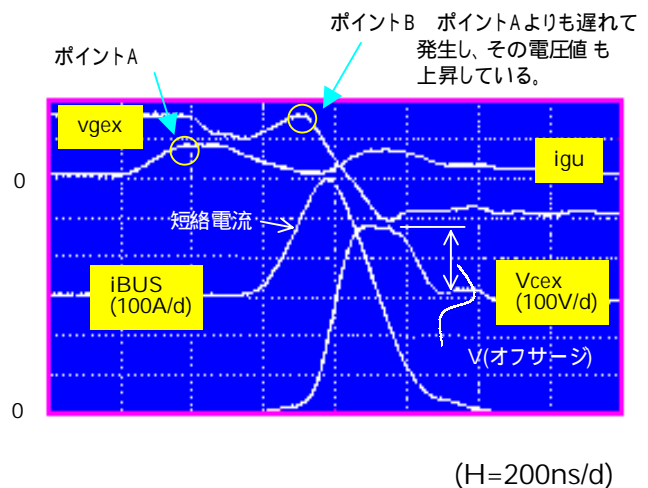
図 3 の(1)では短絡の発生は無いが、(2)の波形では、短絡が発生しているのが確認できます。

以上 PD Room10 号～13 号(本号)にかけてデットタイムについて述べてまいりました。

一般的にデットタイムの最小値はロジックレベルで 2～3 μsec 程度として検討されますが、ロジック回路、IGBT ドライバ回路、IGBT 素子の各々の持つ遅延時間やそれらの特性を十分に考慮して設定していかなければなりません。デットタイムには電源利用率の低下等の問題があり、その上限値には限界がありますが、設定に対しましては十分な余裕を取っていただき、検証等をされた上で採用されますようお願いいたします。



(1)上下短絡していない状態



(2)上下短絡している状態

図 3.上下アーム短絡有無での波形観測例

#### 安全に関する注意

製品ご使用の前に個別製品の「安全上のご注意とお願い」をよくお読みの上、正しくご使用下さい。

#### お願い

本資料に記載された情報・製品や回路の使用に起因する損害または特許権その他権利の侵害に関しては株式会社日立製作所は一切その責任を負いません。本資料によって第三者または株式会社日立製作所の特許権その他権利の一部を許諾するものではありません。本資料の一部または全部を当社に無断で転載または複製することを堅くお断りします。本資料に記載された製品(技術)を国際的平和および安全の維持の妨げとなる使用目的を有する者に再提供したり、またそのような目的に自ら使用したり第三者に使用させたりしないようにお願いします。なお、輸出などされる場合は外為法の定めるところに従い必要な手続きをおとりください。

代理店